

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-307586
 (43)Date of publication of application : 05.11.1999

(51)Int.Cl. H01L 21/60
 H01L 21/56
 H01L 23/12
 H01L 23/28
 H05K 1/18

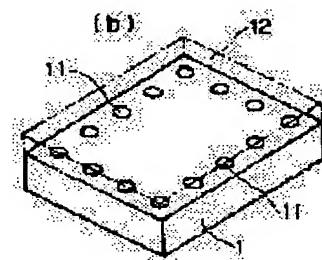
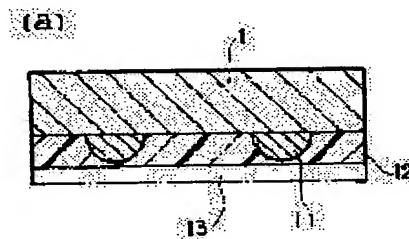
(21)Application number : 10-113976	(71)Applicant : MATSUSHITA ELECTRIC WORKS LTD
(22)Date of filing : 23.04.1998	(72)Inventor : FUKUI TARO HINO HIROHISA KITAMURA KENJI

(54) SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD THEREFOR, MOUNTING METHOD AND APPLICATION THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain a semiconductor device, which achieves simplicity, high productivity and high reliability in flip-chip mounting and can be used not only for bare-chip mounting but also for the manufacture of BGA and CSP packages, and the mounting method thereof.

SOLUTION: In a semiconductor device, a bump forming part is covered with a thermosetting resin layer 12, which can be fused through heating, when a flip-chip is connected. The manufacturing method comprises an application process by which thermosetting resin is coated on the bump forming surface of a semiconductor substrate work, and a cutting process by which the individual semiconductor devices are cut out from the work after coating. In the mounting method, the semiconductor device is mounted on a printed wiring board, the device is pushed by compressing, and thus the flip-chip connection through the bump and the gelation of the thermosetting resin layer are performed at the same time.



LEGAL STATUS

[Date of request for examination] 10.08.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-307586

(43)公開日 平成11年(1999)11月5日

(51) Int.Cl.^{*}
 H 01 L 21/60
 21/56
 23/12
 23/28
 H 05 K 1/18

識別記号
 3 1 1

F I
 H 01 L 21/60
 21/56
 23/28
 H 05 K 1/18
 H 01 L 23/12

3 1 1 S
 E
 Z
 L
 L

審査請求 未請求 請求項の数12 O.L. (全 9 頁)

(21)出願番号 特願平10-113976

(22)出願日 平成10年(1998)4月23日

(71)出願人 000005832

松下電工株式会社

大阪府門真市大字門真1048番地

(72)発明者 福井 太郎

大阪府門真市大字門真1048番地 松下電工
株式会社内

(72)発明者 日野 裕久

大阪府門真市大字門真1048番地 松下電工
株式会社内

(72)発明者 北村 賢次

大阪府門真市大字門真1048番地 松下電工
株式会社内

(74)代理人 弁理士 松本 武彦

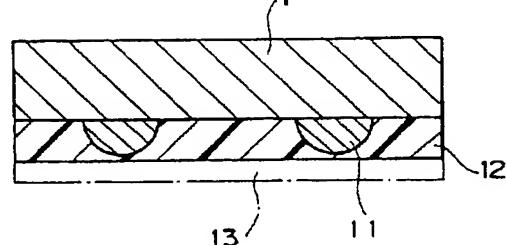
(54)【発明の名称】 半導体装置とその製造方法、実装方法および用途

(57)【要約】 (修正有)

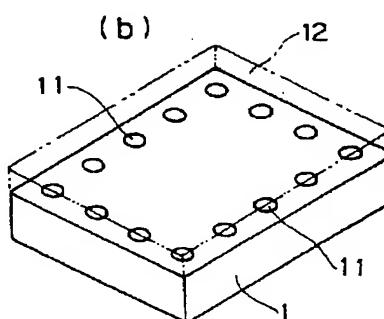
【課題】 フリップチップ実装において、簡易性、高生産性、高信頼性を達成し、ペアチップ実装のみならず、BGA、CSPパッケージ製造にも使用可能な半導体装置とその実装方法及び用途。

【解決手段】 半導体装置は、フリップチップ接続時の加熱により溶融可能な熱硬化性樹脂層12でバンプ11形成部分が被覆されている。製造方法は、半導体基板ワークのバンプ形成面に、熱硬化性樹脂をコーティングする塗布工程と、コーティング後にワークから個々の半導体装置を切り出す切断工程とからなる。実装方法はプリント配線板上に上記半導体装置を搭載し、加圧しながら加熱することで、バンプによるフリップチップ接続と熱硬化性樹脂層のゲル化を同時にを行う。

(a)



(b)



(2)

1

【特許請求の範囲】

【請求項1】 予め形成されているバンプを通じて外部回路と接続する半導体装置であって、フリップチップ接続時の加熱により溶融可能な熱硬化性樹脂層で前記バンプ形成部分が被覆されていることを特徴とする半導体装置。

【請求項2】 前記熱硬化性樹脂層が熱可塑性保護フィルムでカバーされている、請求項1に記載の半導体装置。

【請求項3】 前記熱硬化性樹脂層と熱可塑性保護フィルムの界面がハンダフラックスで予め処理されている、請求項2に記載の半導体装置。

【請求項4】 複数の集積回路が予め形成され、かつ、外部接続用パッド上に外部接続用バンプも予め形成されている半導体基板ワークの前記バンプ形成面に、フリップチップ接続時の加熱により溶融可能な熱硬化性樹脂をコーティングする塗布工程と、前記コーティング後に前記ワークから個々の半導体装置を切りだす切断工程とを含む、半導体装置の製造方法。

【請求項5】 半導体基板ワークが集積回路形成工程後に得られた回路形成済みシリコンウェハーである、請求項4に記載の半導体装置の製造方法。

【請求項6】 前記塗布工程と切断工程の間に、熱硬化性樹脂層上に保護フィルムをラミネートする工程をも含む、請求項4または5に記載の半導体装置の製造方法。

【請求項7】 請求項1から3までのいずれかに記載の半導体装置のバンプとプリント配線板の電極とが対向するように位置合わせしてプリント配線板上に前記半導体装置を搭載し、加圧しながら加熱することによって、前記バンプによるフリップチップ接続と熱硬化性樹脂層のゲル化を同時に行う、半導体装置の実装方法。

【請求項8】 前記バンプによるフリップチップ接続工程を減圧下で行う、請求項7に記載の半導体装置の実装方法。

【請求項9】 表面に半導体接続用電極パターン、裏面にハンダボール接続用パッドを有し、これらがスルホールを通じて電気的に接続されているプリント配線板の前記電極パターンに、請求項1から3までのいずれかに記載の半導体装置がフリップチップ接続されてなる、半導体パッケージ。

【請求項10】 半導体パッケージがハンダボールを通して外部接続するBGAまたはCSPである、請求項9に記載の半導体パッケージ。

【請求項11】 請求項1から3までのいずれかに記載の半導体装置のバンプと巻き取りリールから連続的に供給されるフレキシブル配線基板の電極とが対向するように位置合わせしてフレキシブル配線基板上に前記半導体装置を搭載し、加熱しながら加圧することによって、前記バンプによるフリップチップ接続と熱硬化性樹脂層のゲル化を同時に行う、半導体パッケージの製造方法。

【請求項12】 巷き取りリールから連続的に供給される

2

前記フレキシブル配線基板の、半導体パッケージに使用されない箇所が繋ぎ部を残して予め除去されている、請求項11に記載の半導体パッケージの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、従来のワイヤボンディング法に対して種々のメリットがあるフリップチップ接続によるペアチップ実装に用いられる半導体装置とその製造方法、実装方法および用途に関する。

【0002】

【従来の技術】フリップチップによる半導体装置の実装は通常、図6に示すように、予めバンプ形成された個別のフリップチップ素子1のバンプ11をプリント基板2の電極21に位置合わせするようにして、フリップチップ素子1をプリント基板2上にマウントし、リフローによりハンダを溶融してフリップチップ接続を完成させるようしている。このとき、ハンダは、バンプそのものである場合もあるし、基板側にプリコートされたハンダである場合もある。後者では、金ワイヤーを用いたスタッドバンプと呼ばれる方法を使用できる。このようにして基板2上に搭載された素子1は、バンプ11にかかる微小応力を低減させ、外部の湿度や衝撃から素子1を保護し、十分な信頼性を確保する目的で、アンダーフィル材と呼ばれる液状材料5aを素子1と基板2との間に注入するようしている。図中5bは液状材料の注入器具である。基板2がフィルム、有機基板、セラミック基板の如何にかかわらず、このアンダーフィル工程はフリップチップ接続では必須のものとなっている。

【0003】アンダーフィル材は、毛細管現象を利用してチップと基板との間隙に充填されるため、以下のようないくつかの問題を有している。

- ① 間隙が小さいため充填に長時間を必要とし、生産性が低い。
- ② バンプパターンによっては空気を巻き込んでボイド51(図6参照)を内部に閉じてしまい、信頼性が低下する。

【0004】③ 大チップでは充填しきれず封止できない場合がある。

④ 短時間に充填させるためには粘度の低い樹脂を用いる必要があり、充填材含有量が少なく、信頼性に重要な影響を持つ耐熱性等の物性が十分に得られないような樹脂を用いざるを得ない。結果的に封止信頼性は不満足なものになっている。

【0005】⑤ トータルの実装工程が複雑でワイヤボンディング法と比較してコスト高である。これらの問題に対しても改善が強く要望されている。すなわち、高生産性でボイド等を含まず高い信頼性が発揮できる封止材、封止工法の出現が望まれているのである。

【0006】この課題を解決するために、アンダーフィル材となる液状樹脂を基板側に予め塗布しておき、半導

50

(3)

3

体素子を上から位置合わせする、いわゆる「ノンフロー」タイプのアンダーフィル方法が提案されている。この方法によれば、上記欠点に対してある程度の改良効果が得られるが、上記位置合わせと樹脂塗布量を厳密に管理しないと、半導体素子の下から樹脂がはみ出る等の不都合が生じ、工程の簡易化という⑤の点ではまだまだ不満足なものであった。

【0007】実装技術上のこのような問題は、モジュール基板へのペアチップ実装だけでなく、BGA（ボールグリッドアレイ）やCSP（チップサイズパッケージ）などのパッケージ化における実装でも同様に解決が望まれている。

【0008】

【発明が解決しようとする課題】そこで、本発明の課題は、フリップチップ実装において、簡易性、高生産性、高信頼性をすべて達成でき、ペアチップ実装のみならず、BGA、CSPなどのパッケージの製造にも使用可能な半導体装置とその製造方法および実装方法を提供することである。本発明の課題はまた、このような実装方法を適用して得られる用途、例えばBGA、CSPを提供することにある。

【0009】

【課題を解決するための手段】上記課題を解決するために、本発明にかかる半導体装置は、予め形成されているバンプを通じて外部回路と接続する半導体装置であって、フリップチップ接続時の加熱により溶融可能な熱硬化性樹脂層で前記バンプ形成部分が被覆されていることを特徴とする。

【0010】本発明にかかる半導体装置の製造方法は、複数の集積回路が予め形成され、かつ、外部接続用バンプ上に外部接続用バンプも予め形成されている半導体基板ワークの前記バンプ形成面に、フリップチップ接続時の加熱により溶融可能な熱硬化性樹脂をコーティングする塗布工程と、前記コーティング後に前記ワークから個々の半導体装置を切りだす切断工程とを含む。

【0011】本発明にかかる半導体装置の実装方法は、上の半導体装置のバンプとプリント配線板の電極とが対向するように位置合わせしてプリント配線板上に上記半導体装置を搭載し、加圧しながら加熱することによって、バンプによるフリップチップ接続と熱硬化性樹脂層のゲル化を同時に行う方法である。本発明にかかる半導体パッケージは、表面に半導体接続用電極パターン、裏面にハンダボール接続用パッドを有し、これらがスルホールを通じて電気的に接続されているプリント配線板の前記電極パターンに、上記の半導体装置がフリップチップ接続されてなる。

【0012】本発明にかかる半導体パッケージの製造方法は、上記本発明にかかる半導体装置のバンプと巻き取りリールから連続的に供給されるフレキシブル配線基板の電極とが対向するように位置合わせしてフレキシブル

(4)

4

配線基板上に前記半導体装置を搭載し、加熱しながら加圧することによって、前記バンプによるフリップチップ接続と熱硬化性樹脂層のゲル化を同時にを行うことを特徴とする。

【0013】

【発明の実施の形態】図1は本発明にかかる半導体装置の好ましい実施形態を示す。半導体素子1には、後に外部回路と接続を取るためのバンプ11が4周辺に多数形成されており、これらのバンプ11・・・の上から熱硬化性樹脂層12で被覆されている。必要に応じ、熱硬化性樹脂層12の表面に保護フィルム13が貼られている。

【0014】ここで使用される熱硬化性樹脂は、従来のアンダーフィル材に相当し、実装後に半導体素子の信頼性を確保するための樹脂であるが、本発明の場合、熱硬化性樹脂層12を構成する樹脂は、常温で固体である

が、フリップチップ接続時の加熱により溶融可能となっている必要がある。この熱硬化性樹脂についてさらに詳しく説明すれば、半導体装置に形成された状態において、常温では固体であるが、後の実装工程でバンプが接続される温度（通常、バンプまたはハンダプリコートの加熱温度）で液状を示し、その際の加圧によってバンプ接続部分から押しのけられてバンプと電極が密着できるようにする性質を持ち、しかも、このときの温度によって架橋反応が進行し、最終的にゲル化に至る性質をも持つ樹脂である必要がある。バンプが接続される温度に達する前にゲル化してしまう性質のものでは、本発明の目的が達成できない。通常、信頼性、硬化性の点からエポキシ樹脂をベースとしたものが好ましい。その好ましい

物性範囲を挙げると、上記の接続性、硬化性の点から溶融温度100～200°C、200°Cでのゲルタイム5秒～1分、200°C溶融粘度100ポイズ以下、硬化物Tg130°C以上である。もっとも、溶融させるハンダの種類や接続時の条件によって最適な範囲が異なるため、特に制限されるわけではない。一般的に言えば、溶融軟化温度が低すぎると室温での取り扱い性に問題がある。溶融軟化温度が高すぎたり、溶融粘度が高すぎたり、ゲルタイムが早すぎると、接続時の加圧によるバンプと基板電極の接触が不十分で接続信頼性に欠けたり、極端な場合には接触が得られずに接続できない心配がある。ゲルタイムが遅すぎると、バンプ接続時のゲル化が不十分で加圧除去時にバンプ接続部分に寸法変化が起こり、接続信頼性が低下してしまう。硬化物Tgが130°C未満であると、バンプ接続部の封止信頼性が低下する。この熱硬化性樹脂はさらに、従来の封止材で要求される物性一すなわち、低線膨張性、高密着性、低吸湿性、低不純イオン性一を持ち、硬化時の発泡がなく、バンプとの濡れも優れていることが望まれる。

【0015】熱硬化性樹脂層は、たとえば樹脂を溶液化して塗布したあと乾燥させるなどの方法で形成される。

(4)

5

すなわち、層形成時は液状であるが、その後、固化させる。しかし、未だ硬化（ゲル化）は起きていないので、後のフリップチップ工程で一旦熱溶融することが出来るのである。その厚みは、特に制限されないが、バンプ高さ（通常、30～120μmであるが、バンプの形状や材質、さらには、接合する電極の材質によりその高さは任意に選択される）に対して-30μm～+20μmの範囲でできる限り均一に形成されていることが好ましい。塗布厚みが薄すぎると、バンプ接続時にバンプ周辺部を中心にボイドを含む原因となり、封止信頼性を低下させる。塗布厚みが厚すぎると、バンプ接続時の加圧によってバンプと基板電極の接続が不十分となり、接続信頼性に劣るものとなる。

【0016】熱硬化性樹脂層表面を保護するフィルム（離型フィルム）13は熱可塑性フィルムである。この保護フィルムは、熱硬化性樹脂層形成から実装までの間、樹脂層を保護する目的で使用されている。実装時には剥離され、熱硬化性樹脂層を露出させる。保護フィルムの材質、厚み等は特に制限しないが、PET、PP等の、通常離型フィルムとして使用されている厚み10～200μm程度のものが好ましい。

【0017】熱硬化性樹脂層12と保護フィルム13の界面がハンダフラックスで予め処理されていることが好ましい。この処理を行うと、接続時に基板電極が活性化され、接続信頼性が向上する。ハンダフラックスとしては、ロジン系のものその他、通常使用されているものを使用できる。ハンダフラックスを溶剤等で希釈し、フィルムに付着させて乾燥で溶剤を飛ばし、保護フィルム13の処理側を熱硬化性樹脂層12に対面させるようにしてラミネートすると、熱硬化性樹脂層と保護フィルムの界面がハンダフラックスで処理される。熱硬化性樹脂層表面に同様の処理を施してもよい。

【0018】次に、本発明にかかる半導体装置の製造方法の実施形態を図2に基づいて詳しく説明する。本発明の製造方法では、図1の半導体装置を、複数の集積回路を形成した状態のワークから切りだされた個別の半導体素子を用いて製造するのではなく、図2に示すように、ダイシングしない状態（ただし、バンプは形成しておいた状態）の半導体基板ワーク3を用い（a）、その表面に、フリップチップ接続工程の加熱により溶融可能な熱硬化性樹脂をコーティングして封止樹脂層12を形成し（b）、その後に、封止樹脂層済みのワークから個々の半導体装置Aを切り出す（d）ことを特徴としている。この切断工程（d）の前に、熱硬化性樹脂層12上に保護フィルム13をラミネートする工程（c）を含むことがある。図の半導体装置A'はこのあと切り出されたものである。本発明の製造方法の実施において、複数の集積回路を形成した状態のワーク3の最も好ましい形態は集積回路形成工程後に得られた円形のシリコンウェハーそのものである。半導体基板ワーク3は、そのまま使用

6

してもよいし、図の一点鎖線円内に示すような、予め個別素子単位に切り込みを途中まで入れるダイシング（ハーフカット）を行ったワークであってもよい。

【0019】本発明にかかる半導体装置の製造方法において、熱硬化性樹脂のコーティングは通常の手段により行われる。具体的に例示すれば、その一つは、スクリーン印刷法、ローラーコーティング法、カーテンコーティング法、ドクターブレード法、ディスペンサ法等で液状樹脂を塗布し、加熱等によって固化させる方法であり、もう一つは、予めフィルム状かシート状にしておいた熱硬化性樹脂を溶融させながら加圧流動させる方法である。無溶剤タイプの熱硬化性樹脂を用いる場合には、液状かフィルム状、シート状の樹脂を半導体基板上に乗せ、その上に保護フィルムを重ねておいて、保護フィルムの上から加圧してコーティング層を形成する方法が有効である。

【0020】続いて、本発明にかかる半導体装置の実装方法を図3に基づいて説明する。本発明にかかる半導体装置の実装方法（フリップチップボンディング）は、加圧しながら加熱することによってバンプによるフリップチップ接続と熱硬化性樹脂層（バンプ形成部被覆樹脂層）のゲル化を同時に行うことを特徴としている。これを順を追って説明すると、まず、本発明にかかる半導体装置を回路基板2に搭載する。このとき、熱硬化性樹脂層で被われたそのバンプ11を回路基板2に向け、半導体素子1のバンプ11と基板2上の接続電極21とが対向するように位置合わせする。その後、台4上で図3に太い矢印で示すように加圧しつつ、加熱を行う。加圧は、バンプ11と基板電極21をハンダ溶融前に接触

（密着）させることが目的であり、したがって、ハンダ溶融は起きていないが樹脂溶融は起きている条件下でこの加圧を行うことが好ましい。加圧条件は、特に限定しないが、1バンプ当たり0.1～100g程度が好ましい。バンプ11と基板電極21の接触が完了した後、さらに温度を上げる等して、ハンダを溶融させることにより、電気的接続を完了させる。ハンダ溶融状態では、実質的には加圧は不要でクリアランスを一定に保つことが好ましいが、必要に応じて加圧を継続してもよい。

【0021】本発明では、上記一連のフリップチップ接続時の加熱により、熱硬化性樹脂層がゲル化状態に達することが必須要件である。ここで、ゲル化状態とはいわゆるBーステージを言う。ゲル化状態に達していないと、必要な信頼性が得られなかつたり、後の工程での不具合が生じたりする。ゲル化状態に達する要件は、樹脂組成、加熱温度、加熱時間等に依存するため、最適条件は一義的ではない。

【0022】本発明のフリップチップ接続工程は減圧下で行うことが好ましい。バンプ被覆樹脂層と基板表面の接触に起因するボイドを減少させることができるからである。減圧条件は500Torr以下、好ましくは100To

(5)

7

rr以下である。減圧が不十分であると、接続時にボイドを巻き込む可能性があり、封止信頼性が低下する場合がある。

【0023】本発明にかかる半導体パッケージの好ましい実施形態を図4に示す。(a)がCSPの例であり、(b)がBGAの例である。プリント配線板2は、その表面に半導体接続用電極パターン21、裏面にハンダボール接続用パッド22を有し、これらがスルホール23を通じて電気的に接続されてなる。半導体パッケージは、このプリント配線板2の前記電極パターン21に、上記本発明にかかる半導体装置における半導体素子1のパンプ12がフリップチップ接続されてなるものである。図中の番号12は封止用の熱硬化性樹脂層を表す。この場合、プリント配線板の種類としては、両面構造や多層構造の有機基板、セラミック基板、フィルム基板等の通常の基板を用いることができる。ポリイミドフィルム基材の場合には、ハンダボール搭載部が予め穴明け加工されている片面板を使用することが、本発明の簡略化工程を十分に活用し低コストパッケージ生産を可能とする上で、より好ましい。

【0024】これらの半導体パッケージを製造する場合には、前述した実装方法によってプリント配線板上に複数個の半導体素子を実装した後に、実装済みのプリント配線板を切断して半導体パッケージを得るようにする。この方法は、従来の半導体パッケージ製造方法に比較して著しく簡略化された工程を実現でき、パッケージ生産コストを大幅に低下させる。この方法は、ハンダボールを通して外部接続を行う半導体パッケージ、すなわち、BGAやCSPの製造に著しく有利である。これらの製造においては、上記基板実装後、ボールマウント工程を経て、個別パッケージに切断してもよいし、実装、切断後にボールマウントしてもよい。個別パッケージへの切断は、金型切断、カッターによる切断、レーザーを用いる方法などの、公知の切断方法によることができる。

【0025】プリント配線板として、フレキシブル配線基板を用いるようにすることができる。たとえば、フレキシブル配線基板を巻き取りリールから連続的に供給し、連続的に以後の工程に移すようにすると、半導体パッケージ製造の連続化(リール・ツー・リール化)が可能になり、一層の低コスト化が実現出来る。この場合、一貫的連続化も良いが、一度巻き取ってから、アフターキュア、ボールマウント、パンチングに入つてもよい。

【0026】図5に示すように、フレキシブル配線基板2の、半導体パッケージに使用されない箇所24・・・が繋ぎ部25を残して予め除去されていると、後の切り出し工程でのパンチング速度が上がる。図中、26が後に半導体パッケージの配線回路を構成する部分である。

【0027】

【実施例】以下に実施例により、本発明をさらに詳細に説明する。

8

一実施例1-

表層にアルミ配線パターンを有し、1素子単位が 8×9 mmの素子が全面に多数個形成されている、4インチ(4 inch)シリコンウェハーを準備した。このウェハー上の各素子は、その4周辺部に外部接続用共晶ハンダバンプを160個有し、ハンダバンプ高さが $100 \mu\text{m}$ であった。このウェハーをダイシングして、上記素子単位を3列 \times 10列で30個有する、 $24\text{mm} \times 9\text{mm}$ 寸法の半導体基板ワークを切り出した。この半導体基板ワーク上にローラーコーティング法で市販の液状アンダーフィルム CV5186S(熱溶融可能な熱硬化性樹脂、松下電工社製)を平均厚み $110 \mu\text{m}$ で塗布した。これを $80^\circ\text{C} / 1\text{hr}$ 処理後、室温にすることによって、樹脂をBステージ化し固化した。固化後の塗布膜厚を測定したところ、 $95 \mu\text{m} \sim 115 \mu\text{m}$ の範囲であった。ダイヤモンドカッターを用いて、個別素子単位に切断することによって、図1の(a)に実線で示した構造の半導体装置を得た。

【0028】一実施例2-

20 実施例1において、アンダーフィルム塗布後に表面保護フィルムとして $70 \mu\text{m}$ 厚のPETフィルムをラミネートするようにした以外は実施例1と同様にして、図1の(a)の実線部分に一点鎖線部分を附加した構造の保護フィルム付き半導体装置を得た。

【0029】一実施例3-

市販のロジン系ハンダフラックスをアセトン中に1重量%溶解させた溶液を調製し、 $100 \mu\text{m}$ 厚のPPフィルム表面にこの溶液を噴霧後、 $70^\circ\text{C} / 1\text{hr}$ 乾燥して、ハンダフラックス付き保護フィルムを準備した。実施例30 2においてPETフィルムの代わりに前記ハンダフラックス付き保護フィルムを用いるようにした以外は実施例2と同様にして、保護フィルム付き半導体装置を得た。

【0030】一実施例4-

実施例1において、ダイシング前の4インチ・シリコンウェハーを半導体基板ワークとしてそのまま用いるようにした以外は実施例1と同様にして、半導体装置を得た。

一実施例5-

実施例4において、シリコンウェハーを予めダイシング40 ソーで裏面からハーフカットしたこと以外は実施例4と同様にして、半導体装置を得た。

【0031】一実施例6-

市販のモールド封止材CV4100ZU(熱溶融可能な熱硬化性樹脂、松下電工社製)を冷間成形により 0.4 mm厚で $50\text{mm}\phi$ の円板状タブレットに加工した。これを実施例1で用いたのと同じ4インチ・シリコンウェハーの中央部に搭載した後、 $70 \mu\text{m}$ 厚のPETフィルムを載せ、 20kg/cm^2 、 130°C で圧縮成形してタブレットがウェハー全面に均一に拡がるまで圧縮を続けた後、50 冷却して固化した。ダイヤモンドカッターを用いて、個

(6)

9

別素子単位に切断することによって、保護フィルム付き半導体装置を得た。この工程後の樹脂膜厚は $105 \mu\text{m}$ であった。

(10)

* 【0032】－実施例7－

以下のような配合で原材料を調製し、均一に溶解した。

ビスフェノールA型エポキシ樹脂（エピコート1007 油化シェル社製）

36重量部

ビスフェノールF型エポキシ樹脂（YD8170 東都化成社製）

20重量部

ナフタレン型エポキシ樹脂（EXA4032 DIC（大日本インキ化学社
製）

12重量部

ポリブチルアクリレート（数平均分子量約3万）

12重量部

ジアミノジフェニルメタン

20重量部

溶融シリカ（FB10 電気化学社製）

40重量部

メタノール

10重量部

メチルエチルケトン

40重量部

アセトン

10重量部

カーテンコーティングを用いてこの溶液を、実施例1で用いたのと同じ4インチ・シリコンウェハーに厚み $150 \mu\text{m}$ となるように塗布した。塗布品を $80^\circ\text{C}/30\text{分} + 100^\circ\text{C}/30\text{分}$ の条件で熱処理しBーステージ化させて、熱溶融可能な熱硬化性樹脂層をシリコンウェハー上に形成した。固化後の膜厚を測定したところ $95 \sim 105 \mu\text{m}$ の範囲であった。ダイヤモンドカッターを用いて個別素子単位に切断することによって、半導体装置を得た。

【0033】－実施例8－

実施例7において、ポリブチルアクリレートに代えて数平均分子量15000のフェノキシ樹脂を使用したこと以外は実施例7と同様にして、図1に示した構造の半導体装置を得た。

－実施例9－

実施例7において、封止材料をPETフィルム上でBーステージ化させることにより熱硬化性樹脂層付きPETフィルムを得て、この熱硬化性樹脂層付きPETフィルムを半導体基板上に乗せ、 120°C で熱圧着させた後に、ダイヤモンドカッターを用いて個別素子単位に切断したこと以外は実施例7と同様にして、保護フィルム付き半導体装置を得た。

【0034】－実施例10－

実施例2において、コーティング膜厚を $90 \mu\text{m}$ にしたこと以外は実施例2と同様にして、保護フィルム付き半導体装置を得た。

－実施例11－

実施例2において、コーティング膜厚を $60 \mu\text{m}$ にしたこと以外は実施例2と同様にして、保護フィルム付き半導体装置を得た。

【0035】－実施例12－

実施例2において、コーティング膜厚を $140 \mu\text{m}$ にしたこと以外は実施例2と同様にして、保護フィルム付き半導体装置を得た。

－比較例1－

実施例1において、コーティング液状樹脂の加熱条件を $150^\circ\text{C}/1\text{hr}$ としたこと以外は実施例1と同様にして、半導体装置を得た。

【0036】封止樹脂評価

実施例1～12と比較例1に使用した封止樹脂をとり、 160°C でのゲルタイムを評価するとともに、熱溶融性と熱硬化性を評価し、表1に示した。

フリップチップ接続評価

プリント配線板電極と半導体装置のバンプ部とが対向するように位置合わせてプリント配線板上に半導体装置を搭載し、上からフリップチップボンダによりフリップチップ接続を行った。フリップチップ接続の条件は、1バンプ当たり 7g （トータル加圧力 1.1kg ）の加圧を行いながら、 140°C に加熱し、 140°C で30秒保持した。さらに、その時の半導体素子と基板2上の接続電極21間のクリアランスを維持した状態で温度を 220°C に昇温し、60秒間保持した。フリップチップ接続工程完了後、フィレット部のゲル化状態を確認して、製品をフリップチップボンダから取り出し、 $150^\circ\text{C}/1\text{hr}$ のアフタキュアをした後、フリップチップ接続をチェックした。但し、実施例1、2、3、6、9～12においてはフリップチップの接続を保護フィルムを剥離した後に実施した。これらの結果を表1に併せて示す。

【0037】

【表1】

(7)

11

	160℃での ゲルタイム	実装後のゲル化 (○:ゲル化あり、 ×:ゲル化なし)	フリップチップ 接続不良素子数 (総数n=10)
実施例 1	70秒	○	1/10
実施例 2	68秒	○	0/10
実施例 3	70秒	○	0/10
実施例 4	70秒	○	1/10
実施例 5	69秒	○	0/10
実施例 6	45秒	○	2/10
実施例 7	50秒	○	0/10
実施例 8	52秒	○	1/10
実施例 9	50秒	○	0/10
実施例 10	69秒	○	1/10
実施例 11	70秒	○	4/10
実施例 12	71秒	○	7/10
比較例 1	熱溶融せず	○	10/10(割離)

12

【0038】－実施例13－

実施例1の半導体装置に対する上記フリップチップ接続工程において140℃での保持時間を10秒にし220℃での保持時間を10秒にしたこと以外は同様にしてフリップチップ実装を行い、フリップチップ接続評価を行った。－実施例14－実施例1の半導体装置に対する上記フリップチップ接続工程を大気圧下ではなく40Torrの減圧条件下で行ったこと以外は同様にしてフリップチップ実装を行い、フリップチップ接続評価を行った。

【0039】－比較例2－

実施例1の半導体装置に対する上記フリップチップ接続工程において加圧機構を使用せず、ハンダリフロー装置により140℃／30秒+220℃／60秒の熱処理を行った以外は同様にして、フリップチップ実装を行い、フリップチップ接続評価を行った。

【0040】封止樹脂評価とフリップチップ接続評価

実施例13、14および比較例2のゲル化状態確認とフリップチップ接続評価の結果を表2に示す。

【0041】

【表2】

	実装後のゲル化 (○:ゲル化あり、 ×:ゲル化なし)	フリップチップ 接続不良素子数 (総数n=10)
実施例 13	×	5/10
実施例 14	○	0/10
比較例 2	○	10/10

【0042】－実施例15－

表面に半導体接続用電極バターン、裏面にハンダボール接続用パッドを有し、これらがスルホールを通じて電気的に接続されている両面ガラスエポキシプリント配線板

20 (35mm□、BGAとなる区画が2列×5列配置された構造、0.5mm厚)に、実施例1の半導体装置を10個、上記実施例1の半導体装置に対するフリップチップ接続工程と同じ条件で実装した。得られた基板裏面の所定位置にボールマウンタを用いて0.5mmφハンダボールを設けた後、ダイヤモンドカッターを用いて個別パッケージに切断することにより、160ピンBGAパッケージを得た。各BGAを電気的に検査したところ、10個のパッケージすべてのフリップチップ接続が正常であった。

【0043】－実施例16－

TAB工程によりポリイミド基材のハンダボール搭載部に予め穴明けした後に銅箔をラミネートして得た片面フレキシブル配線板(9×10mm、CSPとなる区画が2列×7列配置された構造)に、実施例15と同様にして、実施例1の半導体装置を実装した。得られた基板裏面の所定位置にボールマウンタを用いて0.3mmφハンダボールを設けた後、CO₂レーザーを用いて個別のパッケージに切断することにより、160ピンCSPパッケージを得た。各CSPを電気的に検査したところ、14個のパッケージすべてのフリップチップ接続が正常であった。

【0044】

【発明の効果】請求項1～3の半導体装置は、これ自身がアンダーフィル材に相当する樹脂層を備え、この樹脂層がフリップチップ接続時の加熱により溶融可能であるため、実装時のアンダーフィル充填が不要であり、基板への樹脂塗布、位置合わせも不要であって、簡易な工程で信頼性の高いフリップチップ接続を可能とする。請求項2の半導体装置は、さらに、熱硬化性樹脂層を形成してから実装までの間、熱硬化性樹脂層が保護されている

(8)

13

ので、樹脂層が部分的にかけたり脱落したりするのが防がれ、半導体基板と外部回路基板との間の充填不良が起きにくくなり、信頼性が高まると言う利点を有する。請求項3の半導体装置は、さらに、フリップチップ接続時に外部回路基板電極が活性化され、接続信頼性が高まると言う利点も有する。

【0045】請求項4～6にかかる半導体装置の製造方法は、本発明の半導体装置を製造するにあたり、複数個を一括して取り扱うため、量産性に優れる。請求項5の製造方法によれば、工程をさらに簡略化できる。請求項7、8の半導体装置の実装方法によれば、本発明の半導体装置を実装するに当たり、アンダーフィル樹脂のゲル化をフリップチップ接続と同時にを行うため、接続信頼性の高いフリップチップ接続を行うことができる。請求項8の実装方法によれば、樹脂層と基板表面の接触に起因するボイドを避けることができ、封止信頼性がさらに良くなる。

【0046】請求項9、10にかかる半導体パッケージは、本発明の半導体装置を、本発明の実装方法により、CSP、BGAなどの半導体パッケージにしているため、高信頼性で、かつ安価である。請求項11、12の半導体パッケージの製造方法によれば、上記効果に加

14

え、効率良く、半導体パッケージを製造できるという効果も得られる。

【図面の簡単な説明】

【図1】本発明にかかる半導体装置の一実施形態を表す側断面図(a)と裏面側斜視図(b)。

【図2】本発明にかかる半導体の製造方法の一実施形態を説明する工程図。

【図3】本発明にかかる半導体装置の実装方法の一実施形態を表す側断面図。

【図4】本発明にかかる半導体パッケージの二つの実施形態を表す側断面図。

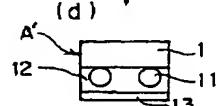
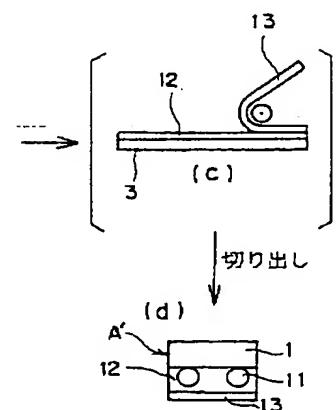
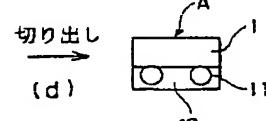
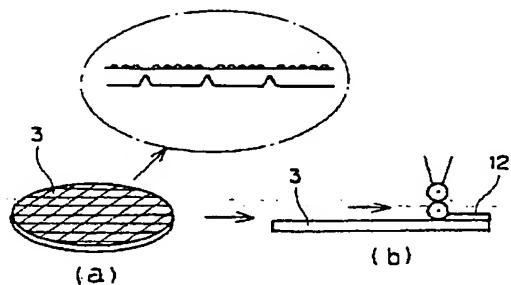
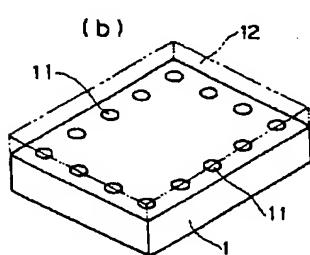
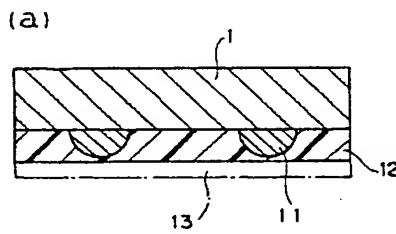
【図5】本発明に用いるフレキシブル配線基板の具体例を表す斜視図。

【図6】従来の半導体装置の実装方法を表す側断面図。

【符号の説明】

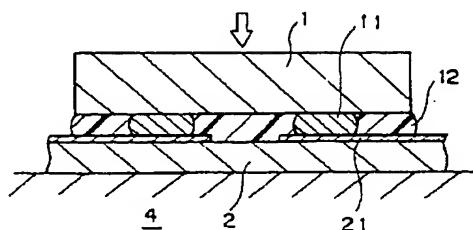
- 1 半導体素子
- 11 パンプ
- 12 熟硬化性樹脂層
- 13 保護フィルム
- 2 回路基板
- 21 電極
- 3 半導体基板ワーク

【図1】



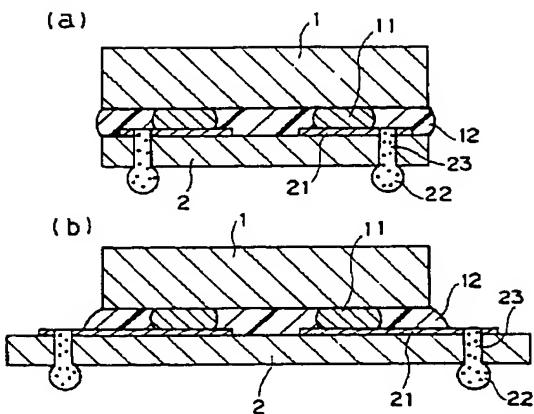
【図2】

【図3】

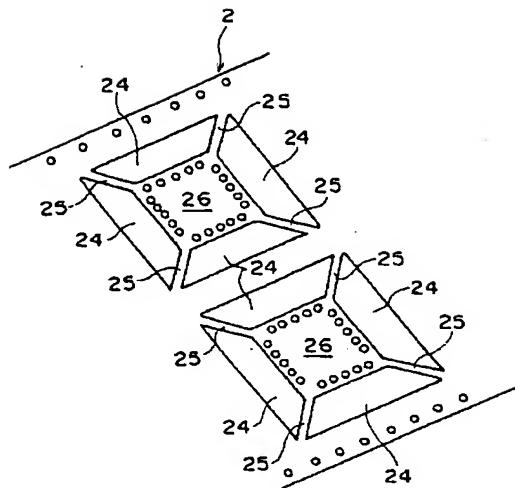


(9)

【図4】



【図5】



【図6】

